

IO ポートアドレス指定

20bit ただし、最少ビット(SA0)は使用できないため 19bit

PC/104 信号名 SA1 ~ SA19

FPGA 回路図ピン名 B_SA1~B_SA19

MG3S の IO ポートアドレス設定

デバイス		IO アドレス		IO アドレス
ON/OFF IO	IO_0~IO_7	0x316	IO_8~IO11	0x318
モータ	左	0x310	右	0x312
エンコーダ	左	0x320	右	0x322

(OS 側にはこのアドレスに対応したデバイスドライバが組み込まれている。使用中の IO ポートアドレスは `cat /proc/ioports` で確認できる。0x310~0x370 の間で使用するとよい?)

アドレスデコーダ

- 指定した IO アドレスに対応して、どの処理回路を活性化するかを指定する。(チップセレクトを行う)
- SA0 が使用出来ないため最下位ビットがないことに注意する。
- AEN 信号 : DMA コントローラが ISA バスを占有している間”H”となる信号

ラッチ機構

入出力信号とも多くの場合、信号をラッチ (値を保持) しておくことが必要なため、ラッチ機構が必要となる。

ピンの指定

- 全体回路図 (isa3_tsuka.bdf) の右側の hiz16 デバイスに接続されているピンが使用されていない拡張 IO ピン。
- ここからピンの物理的な配置を考慮して適当なピン番号のものを用いる。その際、hiz16 デバイスの該当するピンは削除すること。
- ピンの物理的な配置は MS104-FPGA/CIII のマニュアル集
<http://www2.denshi.numazu-ct.ac.jp/mirsdoc2/data/MS104-FPGA/>
 にリンクされているハードウェアマニュアルの 3.2 拡張 I/O インターフェースを参照すること。
- ピンの指定は Assignments → Assignment Editor で行う。

新しい回路の作成と挿入

- File → create/update で HDL ファイルと、そのシンボルファイルを作成する。
 create HDL design file
 create symbol file
- BDF の画面上で右クリックし、insert symbol で作成したシンボルファイルを挿入する。